

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-18961

(43) 公開日 平成8年(1996)1月19日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 7/24				
H 0 3 M 7/30	Z	9382-5K		
H 0 4 N 1/41	B			
			H 0 4 N 7/ 13	Z
			5/ 92	H

審査請求 未請求 請求項の数 4 F D (全 9 頁) 最終頁に続く

(21) 出願番号 特願平6-168819

(22) 出願日 平成6年(1994)6月28日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 内田 真史

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 近藤 哲二郎

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 中屋 秀雄

東京都品川区北品川6丁目7番35号 ソニー株式会社内

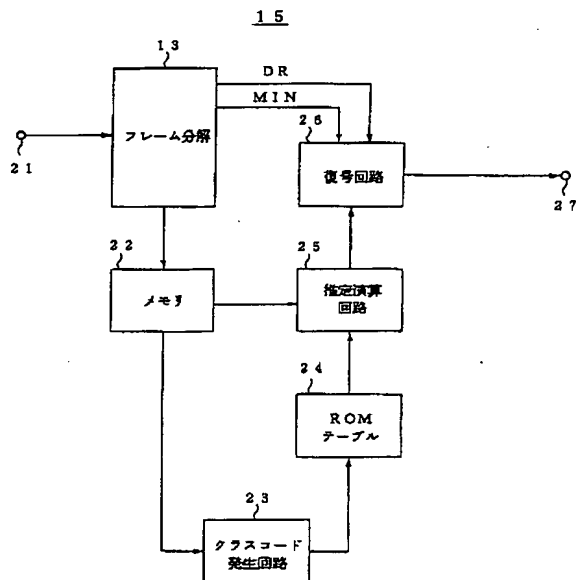
(74) 代理人 弁理士 杉浦 正知

(54) 【発明の名称】 デジタル画像信号の受信／再生装置

(57) 【要約】

【目的】 真のデータを推定するための係数をデータテーブルに格納しておくことによって、性能劣化を抑えて適応的に復号できる。

【構成】 フレーム分解回路13は、入力端子21から供給された再生データをダイナミックレンジDR、最小値MIN、量子化データDTへ分離し、出力する。量子化データDTが供給されたメモリ22は、注目画素及び周辺画素のデータを、クラスコード発生回路23へ出力する。クラスコード発生回路23は、そのデータが属するクラスを示すクラスコードclassをROMテーブル24に供給し、classを読み出しアドレスとして、真のデータを推定するための係数データを推定演算回路25へ出力させる。推定演算回路25は、その係数データとメモリ22より出力された注目画素及び周辺画素のデータによって、注目画素のより真に近いデータを算出し、復号回路26へ出力する。復号回路26では、ダイナミックレンジDR、最小値MINによりこの出力信号Fが復号される。



【特許請求の範囲】

【請求項1】 ブロック単位で各画素が所定のビット数で符号化された伝送データを復号するようにしたデジタル画像信号の受信／再生装置において、上記注目画素の符号化データと上記複数の画素の符号化データとで定まるパターンを検出し、この検出したパターンに基づいて、このパターンが属するクラスを決定し、クラス検出情報を出力するクラス検出手段と、上記検出されたクラス毎に、上記注目画素の真の符号化データの推定値を発生する手段と、上記係数データ記憶手段から供給された係数データに応じて、上記注目画素の符号化データを、より真の値に近い符号化データに変換して出力するデータ復号手段と、を有することを特徴とするデジタル画像信号の受信／再生装置。

【請求項2】 請求項1に記載のデジタル画像信号の受信／再生装置において、上記推定値発生手段は、クラス毎に係数データを格納するメモリを有し、注目画素の符号化データと複数の画素の符号化データとを用いて、上記係数データが予め学習により得られることを特徴とするデジタル画像信号の受信／再生装置。

【請求項3】 請求項1に記載のデジタル画像信号の受信／再生装置において、上記注目画素の符号化データとその周辺画素の符号化データとの差分信号の絶対値があるしきい値より大きな場合、そのしきい値を超えた周辺画素の符号化データをクリッピングする処理を行うことを特徴とするデジタル画像信号の受信／再生装置。

【請求項4】 請求項1に記載のデジタル画像信号の受信／再生装置において、上記注目画素の符号化データと上記複数の画素の符号化データとで定まるパターンにおいて、注目画素の符号化データと周辺画素の符号化データとの相対関係によってこのパターンが属するクラス決定を行い、データ復号の時に、注目画素の符号化データの値、および周辺画素の符号化データの値をシフトすることによって、正しいデータ復号を行うデータ復号手段を有することを特徴とするデジタル画像信号の受信／再生装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、デジタル画像信号を、例えばデジタルVTRによって記録／再生するのに適用されるデジタル画像信号の受信／再生装置、特に、量子化されたデータを復元値に変換するためのデジタル画像信号の受信／再生装置に関する。

【0002】

【従来の技術】 デジタルビデオ信号を磁気テープ等の記録媒体に記録するときには、その情報量が多いので、記録／再生できる程度の伝送レートを達成するために、

高能率符号化によって、デジタルビデオ信号を圧縮するのが普通である。高能率符号化としては、デジタルビデオ信号を多数の小ブロックに分割し、ブロック毎に処理を行うADRC、DCT (Discrete Cosine Transform) 等が知られている。

【0003】 ADRCは、例えば特開昭61-144989号公報に記載されているような、2次元ブロック内に含まれる複数画素の最大値および最小値により規定されるダイナミックレンジを求め、このダイナミックレンジに適応した符号化を行う高能率符号化である。DCTは、ブロック内の画素をコサイン変換し、その変換によって得られた係数データは再量子化され、さらに、可変長符号化するものである。ここで、ブロック毎の平均値と、ブロック内の画素の平均値に対する差をベクトル量子化する符号化方法も提案されている。

【0004】 従来のADRCの復号は、量子化コードをその量子化コードの代表値に変換し、代表値に対して最小値を加算する処理である。図6は、一例として量子化ビット数が2の場合の復号の様子を示す。各画素の量子化コードは、00、01、10、11の何れかである。これらの量子化コードは、図6において、黒いドットで示される代表値に復号される。この代表値に対して、そのブロックの最小値MINが加算される。量子化コードのビット数は、固定あるいは可変である。このビット数が少なくなるほど、原画像に対する復元画像の誤差が増大し、復元画像が劣化する。

【0005】

【発明が解決しようとする課題】 画像信号は、局所的に強い相関を有している。小さな領域に分割しても、同一のステップ幅で量子化する方式においては、符号化されたデータにおいてもこの相関が保存されている。例えば、図7Aに示すように、ブロック符号化された符号化データを(3×3)画素の領域において観察した場合、中心の画素の値が2(10のコード)であり、その他の画素コードが1(01のコード)の場合には、注目画素の符号化データの真値が(1.5～2.0)の範囲内に存在することが確率的に多い。図7Bに示すように、注目画素の値が2であり、周辺画素の値が3の場合には、注目画素の符号化データの値の真値が(2.0～2.5)の範囲内に存在することが確率的に多い。

【0006】 従来のように、注目画素の符号化データの値のみによっては、中心の代表値に復号すること以外不可能であった。その結果、量子化ビットが少ないときには、画像の劣化が目立つ問題があった。図7に示した局所的な相関を利用することで、より細かなレベルの復号値を形成することが可能である。

【0007】 従って、この発明の目的は、記録ビット数を増大させずに、より細かな適切な復号値を形成し、これによって量子化誤差を低減することが可能なデジタル画像信号の受信／再生装置を提供することにある。

【0008】

【課題を解決するための手段】この発明は、ブロック単位で各画素が所定のビット数で符号化された伝送データを復号するようにしたデジタル画像信号の受信／再生装置において、注目画素の符号化データと複数の画素の符号化データとで定まるパターンを検出し、この検出したパターンに基づいて、このパターンが属するクラスを決定し、クラス検出情報を出力するクラス検出回路と、その検出されたクラス毎に、注目画素の真の符号化データの推定値を発生する回路と、係数データ記憶手段から供給された係数データに応じて、注目画素の符号化データを、より真の値に近い符号化データに変換して出力するデータ復号回路と、を有することを特徴とするデジタル画像信号の受信／再生装置である。

【0009】

【作用】この発明に係るデジタル画像信号の受信／再生装置は、注目画素の符号化データとその周辺の複数の画素の符号化データとで定まるパターンを検出し、そのパターンが属するクラスを決定してクラス検出情報を出力する。係数データ記憶手段には、注目画素の符号化データと複数の画素の符号化データとを用いて注目画素の真の符号化データを算出するための情報である、推定式の係数データがクラス毎に格納されており、この係数データは、クラス検出手段からのクラス検出情報に応じて出力される。次に、供給された係数データに応じて、注目画素の符号化データを、より真の値に近い符号化データに変換して、その変換された符号化データを用いて復号を行うことにより、従来よりも品質の向上した復元画像を得る。

【0010】

【実施例】以下、この発明の一実施例について説明する。図1は、この一実施例、すなわち、デジタルVTRの信号処理の概略的構成を示す。1で示す入力端子からビデオ信号が供給され、A/D変換器2によって1サンプルが、例えば8ビットにデジタル化される。このA/D変換器2の出力データがブロック化回路3に供給される。この実施例では、ブロック化回路3では、1フレームの有効領域が(8×8)画素等の大きさのブロックに分割される。

【0011】ブロック化回路3からのブロックの順序に走査変換されたデジタルビデオ信号がシャフリング回路4に供給される。シャフリング回路4では、例えばブロック単位でシャフリングするものである。シャフリング回路4の出力がブロック符号化回路5に供給される。ブロック符号化回路5は、ブロック毎に画素データを再量子化することで圧縮する。ここで、シャフリング回路4がブロック符号化回路5の後に設けられることもある。

【0012】この実施例では、ブロック符号化として、ADRCを用いる。図2は、ブロック符号化回路5とし

てADRC符号化回路の詳細な説明を行うブロック図の一例を示す。図2において、21に示す入力端子にA/D変換器2からのデジタル信号が供給され、ブロック化回路3によりブロック構造に変換される。ブロック化回路3の出力に対して、最大値検出回路22、最小値検出回路23および遅延回路24が夫々接続される。

【0013】最大値検出回路22がブロック毎に画素データの値の最大値MAXを検出し、最小値検出回路23がブロック毎に画素データの値の最小値MINを検出する。減算回路25において、(MAX-MIN)の演算がされ、ダイナミックレンジDRが検出される。減算回路26において、遅延回路24を介された画素データから最小値MINが減算される。この最小値MINが減算された画素データ、すなわち、正規化された画素データが量子化回路27へ供給される。

【0014】量子化回路27では、最小値MINが除去された画素データがダイナミックレンジDRに適應して再量子化される。ビット割当をn、ブロック内画素のデータレベルをLとしたとき、以下の式により量子化コードDTが算出される。ダイナミックレンジDR、最小値MIN、および量子化データDTがブロック符号化回路5の出力データである。

$$【0015】DR = MAX - MIN + 1$$

$$DT = \{ (L - MIN + 0.5) \cdot 2^n / DR \}$$

ただし、{ } は、切り捨て処理を意味する。

【0016】ブロック符号化回路5の出力データがフレーミング回路6へ供給される。フレーミング回路6から出力端子28へ記録データが発生する。フレーミング回路6は、エラー訂正符号のパリティを発生するとともに、シンクブロックが連続する構造の記録データが発生する。エラー訂正符号としては、例えばデータのマトリクス状配列の水平方向および垂直方向の夫々に対してエラー訂正符号化を行う積符号を採用することができる。シンクブロックは、符号化データおよびパリティに対して、シンクブロック同期信号およびID信号が付加される。フレーミング回路6からチャンネル符号化回路7へシンクブロックが連続する記録データが供給され、チャンネル符号化回路7では、供給された記録データの直流成分を低減させるための符号化の処理を受ける。

【0017】チャンネル符号化回路7の出力データがビットストリームに変換され、さらに記録アンプ8を介して回転ヘッドHに供給され、記録データが磁気テープT上に斜めのトラックとして記録される。通常、複数の回転ヘッドが使用されるが簡単のために、1つのヘッドのみが図示されている。

【0018】磁気テープTから回転ヘッドHにより取り出された再生データは、再生アンプ11を介してチャンネル復号化回路12に供給され、チャンネル符号化の復号化が施される。チャンネル復号化回路12の出力データがフレーム分解回路13に供給され、記録データから

の各種のデータの分離とエラー訂正がなされる。フレーム分解回路13から発生する出力データには、再生データの他にエラー訂正した後の有無を示すエラーフラグが含まれる。

【0019】フレーム分解回路13の出力データが重要語訂正回路14に供給される。重要語訂正回路14は、エラーフラグによって、エラーであることが示される重要語（すなわち、ブロック毎のダイナミックレンジDRおよび最小値MIN）を訂正するものである。ここで、重要語訂正回路14は、エラーを訂正できない場合に、重要語を推定する機能を有しているものが望ましい。重要語訂正回路14の出力データがブロック復号回路15に供給される。このブロック復号回路15は、エラーでない重要語を使用してADRC復号を行い、また、重要語がエラーのブロックに関しては、重要語訂正回路14において、訂正された重要語を使用してADRC復号を行う。ブロック復号回路15は、後述のように、予め学習により獲得、記憶された予測係数データを用いた予測演算により復号値を発生する。

【0020】ブロック復号回路15の復号データ、すなわち、各画素と対応する復元データがディシャプリング回路16に供給される。このディシャプリング回路16は、記録側のシャプリング回路4と相補的なもので、ブロックの空間的な位置を元の位置に戻す処理を行う。ディシャプリング回路16の出力データがブロック分解回路17へ供給される。ブロック分解回路17では、データの順序がラスタ走査の順序へ戻される。このブロック分解回路17の出力データがエラー補間回路18へ供給される。エラー補間回路18は、画素単位でエラー検出を行い、エラーとして検出された画素データを周辺の画素データで補間する。

$$\text{class} = \sum_{i=1}^n q_i (2^p)^i$$

【0026】ROMテーブル24には、整数化された符号化データ $x_1 \sim x_9$ のパターンと整数化される前の注目画素の符号化データを算出するための係数データが各クラス毎に記憶されている。なお、ROMテーブル24に記憶されている係数データの作成方法については後述する。ROMテーブル24からは、クラスコードclassで示されるアドレスから、そのクラスの係数データであ

$$y = w_1 x_1 + w_2 x_2 + \dots + w_n x_n + w_{n+1} x_{n+1} \quad (2)$$

【0028】復号回路26は、注目データの複合を行う回路である。復号回路26に対しては、ダイナミックレンジDRおよび最小値MINがフレーム分解回路13から提供される。復号回路26は、乗算回路および加算回路で構成され、推定演算回路25からの出力をF（上述の符号化データy）、量子化ビット数をnとすると、復号値Lは次式で示される。

$$L = [(F + 0.5) \cdot DR / 2^n + MIN]$$

ただし、[] は切り捨て処理を意味する。復号値Lは

【0021】補間処理としては、例えば空間的、すなわち、2次元方向の補間回路と時間方向の補間回路が順次接続されたものを使用できる。エラー補間回路18の出力データがD/A変換器19に供給され、出力端子20には、各画素と対応し、ラスタ走査の順序の復元データが得られる。

【0022】上述のブロック復号回路15に対してこの発明が適用される。図3は、この発明によるブロック復号回路15の一例である。21で示す入力端子から再生データがフレーム分解回路13へ供給され、フレーム分解回路13では、ダイナミックレンジDR、最小値MINおよび量子化データDTが供給された再生データから分離して取り出され、出力される。ここで、この図3において、重要語訂正回路14は、この発明の要旨と直接関係がないため、この図示から省略されている。

【0023】量子化データDTがメモリ22に提供される。メモリ22は、例えば図5に示すように、復号対象である注目画素を中心とする（3×3）画素の符号化データ $x_1 \sim x_9$ を同時に出力する。中心の x_5 が注目画素である。メモリ22の出力データはクラスコード発生回路23に出力される。

【0024】クラスコード発生回路23は、メモリ22から供給される注目画素を中心とした符号化データパターンに基づいて数式（1）の処理を行うことにより、そのパターンが属するクラスを検出し、そのクラスを示すクラスコードclassをROMテーブル24に供給する。このクラスコードclassは、ROMテーブル24から、後述するそのクラスの係数データを読み出すときの、読み出しアドレスを示すものとなっている。

【0025】

【数1】

(1)

る w_i (class) に基づいて、数式（2）に示す演算を行うことにより、入力された符号化データパターン $x_1 \sim x_9$ に対応する注目画素の符号化データyを算出する。算出されたデータは、復号回路26に出力される。

【0027】

【数2】

(2)

出力端子27に供給される。

【0029】このように、注目画素、およびその周辺の整数化された符号化データ $x_1 \sim x_9$ に対応する注目画素の整数化前の符号化データyを推定するための係数データを各クラス毎に予め学習により求めた上で、ROMテーブル24に記憶しておき、入力される符号化データ $x_1 \sim x_9$ 、およびROMテーブル24から読み出した係数データに基づいて演算を行い、該入力された符号化データ $x_1 \sim x_9$ に対応する注目画素の整数化前の符号

化データ y を形成して出力することにより、注目画素の整数化された符号化データ x_5 を単に復号した場合とは異なり、原データにより近いデータを出力することができる。

【0030】続いて、ROMテーブル24に格納される係数データの作成方法について、図4を用いて説明する。図4において、入力端子31にはデジタルビデオ信号が供給され、その供給されたデジタルビデオ信号がブロック化回路32に供給される。このときの入力データは、トレーニングのための標準的なデジタルビデオ信号であるのが望ましい。ブロック化回路32は、図1におけるブロック化回路3と同一の作用をするもので、本実施例においては1フレームの有効領域を(8×8)画素の大きさのブロックに分割する。ブロック化回路32の出力信号がADRC回路33に提供される。

【0031】ADRC回路33は、図1におけるADRC回路5と同一の働きをするものである。ADRC回路33の出力が、クラスコード発生回路34および正規方程式加算回路35に供給される。このうち、クラスコード発生回路34には、図5に示すように(3×3)の領域の符号化データ $x_1 \sim x_9$ が供給され、正規方程式加算回路35には、注目画素の符号化データ y が供給される。ここで、クラスコード発生回路34に供給される符号化データ $x_1 \sim x_9$ は整数化された値であり、正規方

$$y = w_1 x_1 + w_2 x_2 + \dots + w_n x_n$$

【0036】学習は、クラス毎に複数の信号データに対して行う。データ数が m の場合、数式(3)に従って、数式(4)が設定される。

$$y_j = w_1 x_{j1} + w_2 x_{j2} + \dots + w_n x_{jn} \quad (j=1, 2, \dots, m) \quad (4)$$

【0038】 $m > n$ の場合は、 w_1, \dots, w_n は一意に決まらないので、誤差ベクトル e の要素を数式

(5)で定義して、数式(6)を最小にする係数を求め

$$e_j = y_j - \{w_1 x_{j1} + w_2 x_{j2} + \dots + w_n x_{jn}\} \quad (j=1, 2, \dots, m) \quad (5)$$

【0040】

$$e^2 = \sum_{j=1}^m e_j^2 \quad (6)$$

【0041】ここで、数式(6)の w_i による偏微分係数を求める。それは数式(7)を0にするように、各 w_i を求めればよい。

$$\frac{\partial e^2}{\partial w_i} = \sum_{j=1}^m 2 \left(\frac{\partial e_j}{\partial w_i} \right) e_j = \sum_{j=1}^m 2 x_{ji} \cdot e_j \quad (7)$$

【0043】以下、数式(8)、数式(9)のように、 $X_{ji}Y_i$ を定義すると、数式(7)は、行列を用いて数式(10)に書き換えられる。

$$X_{ji} = \sum_{p=1}^n x_{jp} \cdot x_{pi} \quad (8)$$

【0045】

程式加算回路35に供給される符号化データ y は、整数化される前の小数点以下を含んだ値である。

【0032】クラスコード発生回路34は、先に説明したクラスコード発生回路23と同一のものであり、ADRC回路33から供給される符号化データパターンに基づいて数式(1)に示される演算を行うことにより、そのパターンが属するクラスを検出し、そのクラスを示すクラスコードを出力するものである。クラスコード発生回路34は、クラスコードを、正規方程式加算回路35に出力する。

【0033】ここで、正規方程式加算回路35の説明のために、複数の符号化データから注目画素の符号化データへの変換式の学習とその予測式を用いた信号変換について述べる。以下では、説明のために画素をより一般化して、 n 画素による予測を行う場合について説明する。量子化データを、 x_1, \dots, x_n として、この領域のクラス $class$ を、数式(1)で定義する。

【0034】推定すべき注目画素の量子化データレベルを y としたとき、クラス毎に係数、 w_1, \dots, w_n による n タップの線形推定式を設定する。これを数式(3)に示す。学習前は、 w_j が未定係数である。

【0035】

【数3】

【0037】

【数4】

る。これは、一般的な最小二乗法による解法である。

【0039】

【数5】

$$(j=1, 2, \dots, m) \quad (5)$$

【数6】

【0042】

【数7】

【0044】

【数8】

【数9】

$$Y_i = \sum_{j=0}^m X_{ji} \cdot y_j \quad (9)$$

【0046】

【数10】

$$\begin{bmatrix} X_{11} & X_{12} & \cdots & X_{1n} \\ X_{21} & X_{22} & \cdots & X_{2n} \\ \cdots & \cdots & \cdots & \cdots \\ X_{n1} & X_{n2} & \cdots & X_{nn} \end{bmatrix} \begin{bmatrix} w_1 \\ w_2 \\ \cdots \\ w_n \end{bmatrix} = \begin{bmatrix} Y_1 \\ Y_2 \\ \cdots \\ Y_n \end{bmatrix} \quad (10)$$

【0047】この方程式は一般に正規方程式と呼ばれている。正規方程式加算回路35は、クラスコード発生回路34から供給されたクラスコード、ADRC回路33より供給された符号化データ x_1, \dots, x_n 、同じくADRC回路より供給された、整数化される前の符号化データ y を用いて、この正規方程式の加算を行う。

【0048】すべてのトレーニングデータの入力終了した後、正規方程式加算回路35は、予測係数決定回路36に正規方程式データを出力する。予測係数決定回路36は、正規方程式を掃き出し法などの一般的な行列解法を用いて w_j について解き、予測係数を算出する。予測係数決定回路36は、算出された予測係数をメモリ37に書き込む。

【0049】以上のようにトレーニングを行った結果、メモリ37には、量子化データ $x_1 \sim x_9$ で規定されるパターン毎に、注目符号化データ y を推定するための、統計的に最も真値に近い推定ができる予測係数が格納される。このメモリ37に格納されたテーブルが、上述のように、この発明の画像信号再生装置において使用されるROMテーブル24である。以上の処理により、線形推定式により量子化データ $x_1 \sim x_9$ から注目符号化データ y を作成するための係数データの学習が終了する。

【0050】なお、上述の実施例は2次元ブロックのADRCにおいてこの発明を実施した例であったが、この発明は3次元ブロックのADRCについても適用できる。

【0051】なお、上述の実施例は、低ビットのADRC(1~2ビット程度)のときは問題ないが、それ以上のビット割当ての場合にそのまま適用しようとすると、ROMテーブルの大きさが膨大なものとなり実現可能性が低くなることも考えられる。この場合は、例えば量子化コードの上位2ビットを用いることによりクラス分類を行う手法を用いても良い。また、量子化コードをさらにADRC処理を行うことによりクラス数を削減しても良い。

【0052】また、筆者が発明報告書93033124で提案したように、注目画素の符号化データとの差分を用いて、その差分の絶対値があるしきい値を超えた場合、その値をクリッピングする処理を行うことにより、クラス数を削減しても良い。

【0053】ここで、クリッピング処理についての説明

を述べる。まず、クリッピング処理を行うようなデータ変換回路Tを設定する。このデータ変換回路Tでは、まず、注目画素の周辺画素の符号化データから、注目画素の符号化データを減算する。つまり、このデータ変換回路Tでは、図8Aに示すように周辺画素(C1、C2、C3、C4、C6、C7、C8、C9)の符号化データが注目画素(C5)の符号化データと周辺画素の符号化データの差分信号に変換され、図8Bに示すように周辺画素の符号化データは変換される。なお、この変換で得られた信号(D1、D2、D3、D4、D6、D7、D8、D9)を、以降、差分信号D(1~4、6~9)と称する。例えば、図9Aに示す符号化データにおいて、各周辺画素の符号化データから注目画素の符号化データ、すなわち、'5'を減算し、その差分信号へ変換される。つまり、図9Bに示す符号化データに変換される。また、図10Aに示す符号化データは、図10Bに示す符号化データに変換される。

【0054】ところで、例えば4ビット固定長ADRCの例では、符号化データは(0~15)の値に限られる。そのため、差分信号D(1~4、6~9)は、夫々(-15~+15)の値を取りうる。しかしながら、これらすべての差分信号に対応したクラスコードをROMテーブル24に供給した場合、ROMテーブル24の大きさが膨大なものとなる。また、注目画素の符号化データと周辺画素の符号化データの差分信号が大きな部分は、画素の相関がもともと弱い部分であるから、そのようなパターンに対しては、量子化誤差軽減の効果は低い。

【0055】そこで、データ変換回路Tでは、差分信号D(1~4、6~9)の絶対値が、あるしきい値Thを超えた場合、その値をクリッピングする処理を行う。例えば、しきい値Thが'5'のとき、差分信号が'5'より大きい場合、その値を'5'へ変換する。また、差分信号が'-5'より小さいとき、その値を'-5'へ変換する。例えば、図9Bに示すような、差分信号の小さい符号化データ、すなわち、画像の相関が強いと考えられる符号化データのみがブロック内に含まれる場合、データ変換回路Tでは、差分信号の変換は行われない。これに対し、図10Bに示すような、差分信号の大きい符号化データ、すなわち、画像の相関が弱いと考えられる符号化データがブロック内に含まれる場合、データ変

換回路Tでは、差分信号の大きい部分のみにクリッピング処理が施される。つまり、図10Bの符号化データは、図10Cの符号化データに変換される。

【0056】このクリッピング処理は、通常の信号処理時においては、例えば図3のメモリ22とクラスコード発生回路23の間において、また、ROMテーブル24に格納される係数データ作成時においては、例えば図4のADRC回路33とクラスコード発生回路34の間において行われる。

【0057】一方、クリッピングされて消滅したパターンは、データのレベル差が激しい部分で、もともと量子化誤差の軽減効果が薄いパターンである。そのため、パターン数を大幅に減少させても量子化誤差の性能劣化はわずかで済む。

【0058】次に、データ復号の時の、符号化データのシフトについて説明する。上記の注目画素の量子化データC5は、(0~15)までの値をそのまま有しているとしたが、注目画素の量子化データC5が、例えば'0'の場合の係数データのみをROMテーブル24内に用意しておく。若し、注目画素の量子化データC5が'2'の時、注目画素の量子化データを'2'から'0'へシフトし、同じブロック内の周辺画素の量子化データも同じシフト量だけシフトし、そのシフトされたパターンのクラスに基づいてROMテーブル24から係数データを読み出し、数式(2)に示す演算を行い、入力されたC1~C9までのデータをシフトしたデータに対応する、注目画素のシフトされた整数化前の符号化データyを形成して出力し、データ復号の時に、夫々のデータを逆シフトする。

【0059】この符号化データのシフト処理は、例えば図3のメモリ22とクラスコード発生回路23の間において行われる。

【0060】

【発明の効果】この発明では、伝送されるビット数が少なくても、復号レベルが細かいステップを持つことが出来るので、量子化誤差、ブロック歪を減少させることが出来る。また、復元画像を良好なものとする事が出来る。また、この発明は、画像の局所的相関に基づく適応複合を行うので、空間解像度を保持しながらS/Nを改善できる。さらに、この発明は、特別なコードを伝送する必要がなく、効率が良い利点を有する。

【図面の簡単な説明】

【図1】この発明を適用することが出来るデジタルVTRの記録/再生回路のブロック図である。

【図2】この発明を適用することが出来るADRC符号化回路の構成の一例を示すブロック図である。

【図3】この発明が適用されたブロック復号回路の構成の一例を示すブロック図である。

【図4】この発明の一実施例におけるROMテーブルを作成するためのトレーニング時の構成を示すブロック図である。

【図5】この発明の動作の説明のための略線図である。

【図6】ADRCの量子化の一例を説明するための図である。

【図7】この発明の原理を説明するための図である。

【図8】この発明のパターンデータ変形方式を説明するための略線図である。

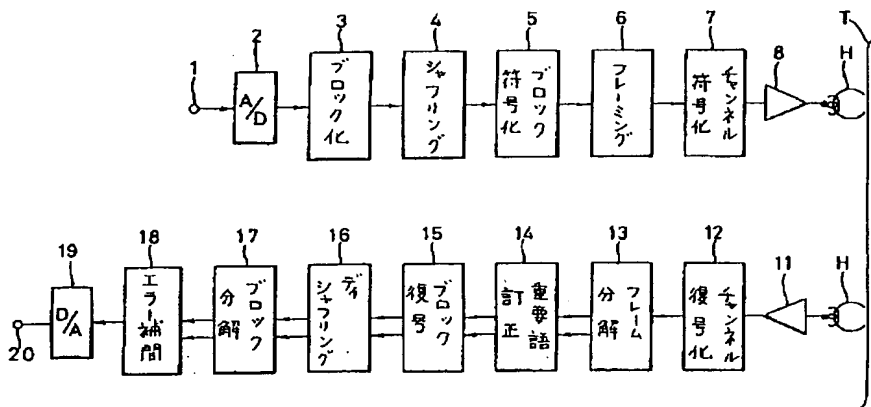
【図9】この発明のパターンデータ変形方式を説明するための略線図である。

【図10】この発明のパターンデータ変形方式を説明するための略線図である。

【符号の説明】

15 ブロック復号回路
24 ROMテーブル

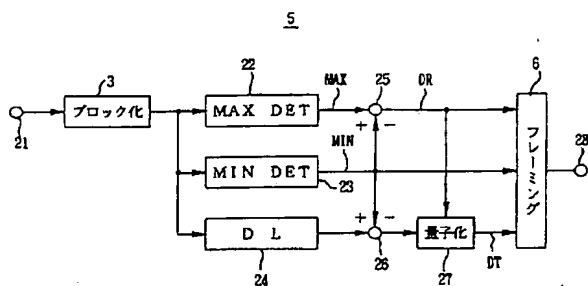
【図1】



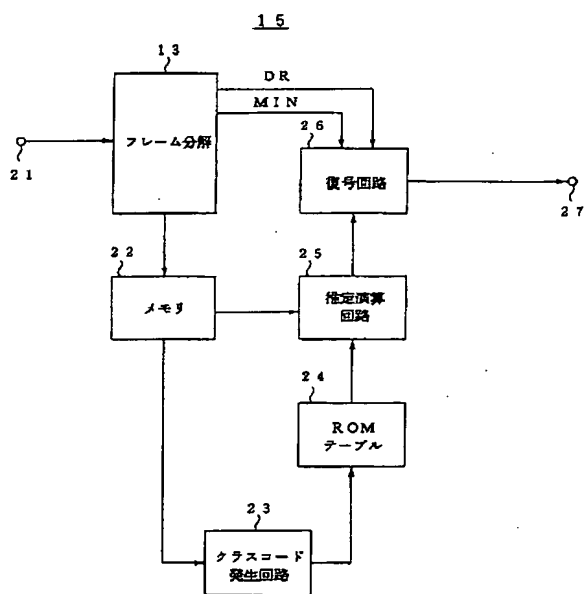
【図5】

x 1	x 2	x 3
x 4	x 5	x 6
x 7	x 8	x 9

【図2】



【図3】



【図7】

A

1	1	1
1	2	1
1	1	1

B

3	3	3
3	2	3
3	3	3

【図8】

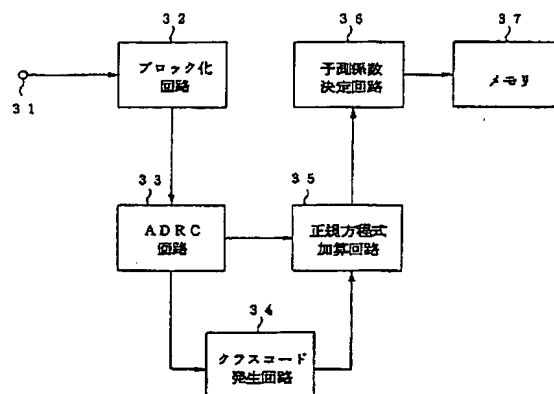
A

C1	C2	C3
C4	C5	C6
C7	C8	C9

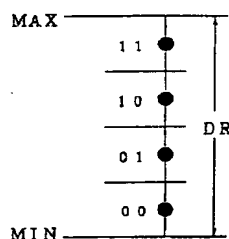
B

D1	D2	D3
D4	C5	D6
D7	D8	D9

【図4】



【図6】



【図9】

A

6	8	5
6	5	5
6	5	5

B

+1	+1	0
+1	5	0
+1	0	0

【図10】

A

13	1	1
15	2	1
14	1	2

B

+11	-1	-1
+13	2	-1
+12	-1	0

C

+5	-1	-1
+5	2	-1
+5	-1	0

フロントページの続き

(51) Int. Cl. 6

H 0 4 N 5/92

識別記号

庁内整理番号

F I

技術表示箇所